DOI:10.19344/j. cnki. issn1671-5276.2024.03.005

# 电阻抗成像系统中采样信号电路的设计与实验验证

# 徐成喜

#### (苏州健通医疗科技有限公司,江苏昆山 200050)

摘 要:深入探讨了电阻抗成像(EIT)中的一个关键技术——采样信号电子电路的实现。详细阐述了电路的基本原理 和技术要求,采用先进的电路设计理念和技术,基于高性能的 FPGA 双驱动系统设计一套肺通气可视化电阻抗成像设备 的硬件电路,主要包括采样控制单元、压控恒流源模块、分时复用模块、差分放大电路和安全耐压隔离模块单元。讨论 了采用控制单元和分时复用模块实现信号采集的方法。通过实验测试,验证了所设计的 EIT 硬件电路在信号采集过程 中具有高精度和高稳定性的优点,能够满足临床肺通气成像的需求。

关键词:电阻抗成像;信号采样;EIT 硬件电路

中图分类号:TP274<sup>+</sup>.2 文献标志码:B 文章编号:1671-5276(2024)03-0025-07

# Design and Experimental Verification of Sampling Signal Circuit in Electrical Impedance Imaging System

XU Chengxi

(Suzhou Jiantong Medical Technology Co., Ltd., Kunshan 200050, China)

Abstract: This study delves into a key technology of electrical impedance tomography (EIT) – the implementation of signal sampling electronic circuit. The basic principles and technical requirements of the circuit are elaborated in detail, and advanced circuit design concepts and techniques are adopted to design a set of hardware circuits for lung ventilation visualization electrical impedance imaging equipment based on a high-performance FPGA dual-drive system, which mainly includes a sampling control unit, a voltage-controlled constant-current source module, a time-multiplexing module, differential amplification circuits and a safe voltage-tolerant isolation module unit. The method of signal acquisition using the control unit and time division multiplexing module is also discussed. And the experimental tests verify that the designed EIT hardware circuit is of high precision and good stability in signal acquisition process, and can meet the needs of clinical lung ventilation imaging.

Keywords: electrical impedance imaging; signal sampling; EIT hardware circuit

# 0 引言

电阻抗成像技术(electrical impedance tomography, EIT)自20世纪80年代初被提出以 来,就以其无创、无辐射、低成本和实时监测能力 在医学成像领域中引起了广泛关注<sup>[1]</sup>。作为一种 基于体内阻抗分布差异进行成像的技术,EIT 在 心脏病、乳腺癌筛查、脑成像以及肺部疾病的诊断 与监测中展现出其独特的应用价值<sup>[2]</sup>。尤其是在 肺部疾病的监测中,EIT 能够提供关于肺通气和 血流动态变化的重要信息,为呼吸机提供精准的 调节参数,对于重症监护病房(ICU)中的患者管 理具有重要意义<sup>[3]</sup>。 尽管 EIT 在临床应用中展现出巨大潜力,但 仍面临图像分辨率低和重建速度慢的挑战。当前 的研究正集中于通过改进硬件系统、开发更高效 的图像重建算法和优化电极配置来克服这些限 制。电子线路的设计和优化是实现高质量 EIT 图 像的关键,它不仅需要处理高频信号的注入和采 集,还要确保数据的准确性和稳定性。

本文旨在深入探讨 EIT 中采样信号电子电路 的设计与实验,通过详细阐述电路的基本原理和 技术要求,提供电子电路及其理论基础的全面描 述。同时,将讨论控制单元时间反复用信号收集 的策略及其对 EIT 图像质量的影响。最终,通过 实验数据和实际应用效果,评估硬件系统改进对

基金项目:中央引导地方科技发展资金项目(236Z7731G)

作者简介:徐成喜(1970—),男,甘肃平凉人,高级工程师,博士,法国 Grenoble Ecole de Management 博士学位,发表论文 10 余篇;已申请受理专利 44 件,其中发明专利 29 件,已授权专利 15 件,PCT1 件,软件著作权 3 件,研究方向 为无创连续可穿戴生命健康监测设备,charles@kanter.com。

EIT 技术发展的贡献。

## 1 肺通气可视化电阻抗成像设备

#### 1.1 传感器和测量模式

目前,EIT 传感器已经实现了多种电极配置, 包括 16、32、64 电极。如图 1 所示,16 电极配置的 电极带因其便携性以及在高频电流注入和边界响 应电压采集方面的有效性而被广泛采用<sup>[4]</sup>。

#### 图1 电极带

肺部 EIT 技术的基本原理是在人体表面,尤 其是胸部第 4—第 5 肋间放置一组阵列电极<sup>[5]</sup>。 通常用一定的激励-测量模式,通过这些电极施加 一定频率的安全电流(通常幅值小于 3 mA)进行 激励并获得一系列电压数据,这些数据包含了反 映肺通气变化的阻抗信息,经过采集和处理后,被 传输至计算机进行图像重建<sup>[6]</sup>。

根据医学成像的具体要求,通常采用相邻激励-相邻测量的策略,即通过一对电极(每对电极间隔一定)依次沿人体表面逆时针方向施加2mA的恒流正弦波。在此过程中,除了用于电流注入的两个电极外,另外14个电极被用于采集人体肺部的反馈电压差值。通过这种方法,在一次完整的采样周期内可以获得208个差分电压值<sup>[7]</sup>,即获得了一帧完整的差分电压信号。

本文旨在通过精确控制激励电流的输出和差 分电压信号的采集,为 EIT 成像过程中肺部疾病 的诊断和监测提供更为可靠的技术支持。

#### 1.2 硬件系统整体架构设计

本文所开发的肺通气可视化电阻抗成像设备 采用了一种先进的硬件架构,以实现高效且精确 的肺部成像,如图2所示。核心硬件设计包括以 下几个关键组件。

1)采样控制单元:选用现场可编程门阵列 (field-programmable gate array, FPGA)作为系统的 采样控制中心,主要负责生成所需的激励正弦交流 电压信号,执行电压信号的模数转换(ADC),处理 采集到的数据以及控制电极切换过程。FPGA 的高 度可编程性和并行处理能力使其成为处理复杂信 号采集和数据处理任务的理想选择<sup>[8]</sup>。

2) 压控恒流源模块:该模块的设计旨在将电 压信号转化为正弦恒流信号,以保证施加到人体 上的电流精确且稳定,这对于提高成像质量至关 重要<sup>[9]</sup>。

3)分时复用模块:该模块负责在电流激励电 极和电压采集电极之间进行高效的选通,通过精 确控制电极的切换,确保系统能够获得全面的电 阻抗分布信息。

4)差分放大电路:该电路负责处理多路复用 模块经过选通后得到的电压数据。

5)安全耐压隔离模块单元:旨在保障电力设 备和人员的安全。



图 2 EIT 硬件系统整体架构设计图

## 2 信号激励与采集电路设计

#### 2.1 采样控制单元

为精确计算数字模拟转换器(DAC)的分辨 率,假设给定最大电流为3mA,最小电流分辨率 要求为1.2μA,若选择14位DAC则分辨率可达 到0.183μA,而0.183μA<1.2μA,符合设计要求。 为确保100kHz 正弦波形的高质量,选择的DAC 更新速率达到125MHz,从而每个正弦波周期可 由1250个数据点表示,每次数据更新对应电气 角度增加0.288°,确保波形失真度极低。

在系统精度和稳定性方面,选择晶体振荡器 精度高于±0.01%,温漂小于0.001%,以确保系统 性能满足严格标准。综合考虑所有性能指标,选 择 XC72010 FPGA 作为信号激励和采集模块的控 制单元,该单元基于 ZYNQ7010,是一款多功能、 开源且可重构的仪器,提供快速的模拟/数字输 入、输出,具有丰富的处理资源和优异的 L/O 性能。

XC72010 FPGA 由 Xilinx 公司生产,内部结构 分为处理系统(PS)和可编程逻辑(PL)两部分。 PS部分采用双核 ARM Cortex - A9 MPCore 处理 器,最高工作频率可达 866 MHz。PL 部分为 FPGA,使用 AXI4 协议与 PS 部分通信。DAC 采 用 AD9744 型号 14 位高速、双通道数模转换器, 支持最高 210 MSPS 更新速率,能够在双口或交错 模式下运行。ADC 选用国产贝岭 BLAD14D125 型芯片,为 14 位低功耗、双通道模数转换器,最高 采样速率达 125 m/s。编程和控制通过兼容 SPI 的三线式串行接口完成。BLAD14D125 采用 64 引脚 QFN 封装,工作温度范围广,从-40℃~+ 85℃。

软件控制方面,控制模块单元的更新速率设 定为100 MHz,即每100 ns 更新一次 DAC 数据,以 生成100 kHz 连续正弦波激励源。同时,通过分 时控制16 路 I/O,轮流选通人体电极信号,实现 复用采集和 ADC 转换。采集到的数据经有序存 储后,定时通过网络接口以 TCP/IP 协议发送至 上位机进行进一步的数据分析和图像重建。

#### 2.2 压控恒流源模块

压控恒流源模块在 EIT 系统中具有重要作用。通过将输出电压转换为恒定的电流,实现对待测物体的安全恒流激励,其中恒流源的稳定性和带宽直接影响到系统的最终成像效果<sup>[10]</sup>。

传统的差分放大器,尽管在抑制共模信号方 面具有良好性能,但在高性能的鲁棒设计方面存 在诸多挑战。整体性能往往难以满足高精度成像 系统的需求,导致电路在实际应用中遇到许多 问题。

针对这一挑战,本文采用了增强型 Howland 电流源(enhanced howland, EH)和三运算放大器 (triple op-amps, TOA)配置作为恒流源设计的基 础。通过对比 LM741 和 AD844 两种不同运算放 大器,在不同负载(电阻负载和 Cole-Cole 模型负 载)下的恒流输出进行了评估。结果表明,当配备 AD844 运算放大器和 Cole-Cole 负载时,EH 和 TOA 电流源均能满足多频率恒流输出的要求,展 现出高输出阻抗和稳定的恒流性能。

在本系统中,采用了一种先进的宽频带镜像 电压控制电流源电路设计,以实现幅值一致且相 位相反的安全电流激励。该设计通过并联两个传 统单端恒流源构建而成的镜像电流源,不仅提高 了输出阻抗,降低了共模信号干扰,而且更适合于 EIT 系统的高精度成像需求。

AD830 放大器因其优异的性能而被选用于本 系统,旨在解决离散差分放大器在 EIT 应用中遇 到的问题。AD830 的电路拓扑结构如图 3 所示, 采用两对差分输入,每对输入通过两个完全相同 的跨导输入级转换为电流信号,随后通过电压跟 随器输出,确保了电流源的精确控制和稳定输出。 该放大器的开环输出电压可以表达为

 $V_{OUT} = A_0(V_X - V_Y)$  (1) 式中: $A_0$ 是开环增益;两对差分输入电压分别为  $V_{\rm X} = V_{\rm X1} - V_{\rm X2}$ ,  $V_{\rm Y} = V_{\rm Y1} - V_{\rm Y2\,\circ}$ 



图 3 DDA 拓扑结构示意图

通过负反馈闭环控制可以实现信号的精密放 大。差分输入电压信号  $V_x = V_y$ 分别经过跨导输 入级转化为相应的电流信号  $I_x = I_y$ 。由于后级 的电压跟随器在理想情况下可以视为有无穷大的 输入阻抗,因此, $I_z$ 可以近似为 0,即存在  $I_z = I_x + I_y = G_m V_x + G_m V_y \approx 0$ 。由此可知, X 与 Y 端口的电 压信号大小相等、方向相反,满足如下关系:

$$V_{y_2} - V_{y_1} = V_{x_1} - V_{x_2}, \quad \exists V_{out} = V_{y_2}$$
(2)

通过引入 AD830 放大器,本系统能够在宽广的频率范围内提供稳定且可靠的电流激励,极大地优化了 EIT 成像的性能。这种电路设计不仅提升了 EIT 系统的信号质量,同时也为电流源的开发提供了新的方向,有助于推动 EIT 技术在医疗成像和其他领域的应用。

基于 DDA 拓扑的单端恒流源示意图如图 4 所示。X1 端接输入电压  $V_{in}$ ,X2 端接地,Y1 和 Y2 两端分别接在电阻  $R_s$  两端。由式(3)可知,电阻  $R_s$  两端的电压差为 –  $V_{in}$ 。又因为运放的虚断原 理,Y1 和 Y2 两端可视为无电流流过,因此,流经 负载电阻  $R_L$  的电流与流经  $R_s$  的电流相等。该恒 流源的输出电流  $I_0$  公式为



实际应用中,选用 AD830 实现 DDA 拓扑部分,另外选用 AD8066 作为负反馈部分,如图 5 所示。采用共模反馈电路可以消除由于镜像电流不对称而在负载上产生的直流偏置电压。为了实现

镜像恒流源,I+IN 与 I-IN 为同一个恒幅值交流信 号源,镜像恒流源的两个反馈回路分别设计为同 相积分电路和反相积分电路,以实现相反的相位, 所用电阻均为 500 kΩ,电容为均 2 μF,电路积分 常数均为 1 s。



图 5 恒流源电路原理图

为了验证该恒流源的性能,首先使用 TINA-TI 电路设计和仿真工具进行仿真测试和故障诊断。通过后制作印刷电路板进行实测检验。在电阻 R1 分别取 100  $\Omega_2$ 200  $\Omega_1$ .3 k $\Omega_2$ .3 k $\Omega$  时,输出峰峰电流恒定在 2 mA 左右,随着电阻增大,输出电压也成比例变大,电流误差也随电阻而变化,实测记录如表 1 所示,波形图如图 6—图 9 所示。

<b>衣 I </b>				
	负载 电阻/Ω	峰峰 电压值∕mV	计算峰峰 电流值/mA	电流 误差/%
	100	224	2.240	+12.00
	200	424	2.120	+6.00
	1 300	2 620	2.015	+ 0.75
	2 300	4 400	1.913	-4.35



### 2.3 分时复用模块设计

在本系统中,分时复用模块的设计是实现高

效电极切换的关键。采用 74HC4067M 芯片进行 分时复用模块的设计,该芯片因其低电荷注入效 应、微小的泄漏电流以及高带宽特性等优点使其 能够在 16 个通道中实现精确的单通道选通。该 方案的选择是为了满足四电极法测量的技术需 求,其中四电极法作为 EIT 成像的基础,要求系统能 够在多个电极间灵活切换以采集必要的电压数据。

为此,系统整体上需部署4枚74HC4067M芯片,分为两组,各自负责16个电极的激励和信号 采集。这种配置支持系统在不同的激励采集模式 之间自由切换,包括但不限于相邻模式、相对模式 和间隔模式等,满足了常见及特殊的测量需求。 这些激励采集模式的选择完全由软件编程控制, 提供了极高的操作灵活性。

每个 74HC4067M 芯片的选通控制均由 FPGA 的4个通用输入输出(GPIO)端口独立控制。因此,整个系统共需要16个 GPIO 端口来实现全面的控制功能。此外,为了确保系统的稳定运行,所有芯片的使能控制引脚均直接连接至正电源以保持其持续启用状态。

在本系统设计中,分时复用器的应用显著优 化了系统结构,其电路原理如图 10 所示。通过采 用激励采样分时复用技术,本系统不仅简化了电 路设计,还有效减少了印刷电路板(PCB)的布局 空间需求,进而有效降低了制造成本。在具体实 施方案中通常采取相邻激励和相邻采集模式,以 优化信号的采集和处理效率。



图 10 激励采样分时复用模块电路原理图

依据互易定理(reciprocity theorem),为确保 每次采集得到的数据组彼此独立,系统需要执行 208次采集操作以构成一个完整的图像帧。在此 过程中,从待测场域内选定的两个电极作为激励 电极对,而其他电极则通过多路复用器实现对模 数转换器(ADC)的分时复用,从而实现了硬件结 构的紧凑化,提高了系统的效率与通道一致性。 这种设计不仅增强了系统的性能,也为 EIT 技术 的进一步应用提供了可靠的硬件支持。

#### 2.4 差分放大电路设计

在 EIT 系统中,差分放大电路的设计是关键 环节。鉴于操作便捷性、抗干扰能力等考虑,本研 究选择采用模拟差分方案。为此,选用了 AD8421 仪表放大器,该放大器以其极低噪声、低功耗和高 速性能而著称。AD8421的技术规格包括:10 MHz 的带宽、35 V/μs 的压摆率;在增益为 10 时 0.001%的建立时间为 0.6 μs,确保了高速信号的 有效放大。更重要的是,AD8421 具有极高的共模 抑制比,能够在广泛的温度范围内从高频共模噪 声中提取出低电平信号,其超低的偏置电流和电 流反馈架构在高增益条件下保持高性能,使其在 需要高通道数多路复用系统的应用中表现出色, 非常适合本 EIT 系统的需求。

AD8421 芯片的引脚接线如图 11 所示,其设 计和应用在本 EIT 系统中展现了与系统要求的高 度契合性,为实现高精度、低干扰的电阻抗成像提 供了坚实的硬件支持。AD8421 的传递函数为

 $V_{\text{OUT}} = G \times (V_{+\text{IN}} - V_{-\text{IN}}) + V_{\text{REF}}$  (4) 式中  $G = 1 + 9.9 / R_{\text{G}}$ 。取  $R_{\text{G}} = 5 \text{ k}\Omega$ ,此时放大倍数 约为 3 倍。



图 11 AD8421 引脚接线图

本差分放大器优化了输出误差的控制,包括 失调电压和漂移、不同负载条件下的失真以及输 出噪声等关键性能参数。通过激光微调电阻技 术,本放大器实现了增益误差小于 0.01% 和共模 抑制比(CMRR)超过 94 dB(G=1)的高精度性 能。此外,高性能的引脚排列和经过严谨考量的 设计与布局,赋予了该放大器在广泛频率和温度 范围内维持高 CMRR 性能的能力。这种高度的 共模抑制比对于减少外部干扰信号的影响至关重 要,尤其是在电阻抗成像等要求高精度测量的应 用场合中。

采用这种高精度、高稳定性的差分放大器,不 仅显著提高了测量系统的整体性能,而且对于提升 系统对复杂信号处理的能力具有重要意义。这些 技术优势使得该放大器成为电阻抗成像及其他精 密测量领域的理想选择,为研究人员和工程师提供 了一个强大的工具以应对高难度的测量挑战。

## 2.5 安全耐压隔离模块单元

在医用电气设备的设计中,根据 GB 9706.1—2020《医用电气设备 第1部分:基本安全和基本性能的通用要求》,在标准状态下,DC5 V 供电时电气医疗产品对患者的防护措施网电源部分防护要达到两重 MOPP3 000 V 有效值的 AC 试验电压,旨在确保患者人身安全。针对此技术规范,本研究设计了一种高效能的采样信号隔离单元以满足上述安全耐压要求。

采样信号隔离单元采用了 IF0505S-1WR3 型 DC/DC 隔离电源模块,该模块具备输入 5 V、输出 5 V、最大负载能力 200 mA 的特点。它以小巧的体 积、高的功率密度、高效率以及低输出纹波噪声等性 能优势,确保了系统的电气安全和稳定性能。该隔 离电源在广泛的工作温度范围(-40℃~+85℃)内 表现出色,提供 3 000VDC 的隔离电压和超过 350 万小时的平均无故障时间(MTTF),展现了其高可 靠性。

为进一步强化隔离保护,本设计选用了9块 ADUM1201隔离芯片作为隔离核心器件。 ADUM1201采用的是芯片尺寸变压器专利隔离技术,该技术不仅使得数据传输速度可达到最高 125 Mbps,而且相较于传统光耦器件,其功耗仅为 1/10,约0.8 mA。此外,ADUM1201芯片具备强大 的环境适应能力,能够承受高达125℃的高温环 境。其耐压能力达到2500V,有效满足了系统对 安全性和耐压性的技术要求。

通过上述设计,本文研制的安全耐压隔离模 块单元如图 12 所示,为电阻抗成像系统及其他医 疗电气设备提供了一个优秀的安全保障方案。



图 12 耐压隔离单元电路图

## 3 系统整体性能分析

为评估系统的整体性能,采用标定板测试系 统的通道一致性、相对标准差和信噪比指标。通 道一致性能够反映各个通道之间的差异程度,采 用U形图进行结果展示。相对标准差(relative standard deviation, RSD)则用来量化系统通道的 一致性。信噪比(signal-to-noise ratio, SNR)也是 EIT系统的常用性能指标。综合计算系统的这些 指标完成对系统的评价。

如图 13 所示,通过 DB25 转接口将标定板接 到多路复用模块留出的接口处进行通道一致性测 试。该标定板使用电阻网络来模拟场域内的阻抗 分布,其中 R1~R16 = 390 Ω; R17~R32 = 750 Ω; R33~R48 = 240 Ω; R49~R64 = 240 Ω; R65~R80 = 24 Ω,均采用 0.1%精度的低温漂电阻。为了模拟 人体组织,将相邻两电极之间的阻值控制在 1 kΩ 左右。



图 13 系统标定板 PCB 板及原理图

实验过程控制激励电流为1mA,频率为 125 kHz,重复测量50帧数据,计算平均值,得到 的U形图如图14所示。测得的208个数据所组 成的16个U型曲线基本保持一致且底部数据无 明显波动,这说明该系统的通道一致性较好。



引入 RSD 值来量化系统的一致性。RSD 指

标准偏差占平均值的百分率,按如下公式计算。

$$R_{\rm SD} = \frac{\sqrt{\frac{1}{N} \sum_{i=1}^{N} (x_i - \bar{x})^2}}{\bar{x}} \times 100\%$$
(5)

式中:N为采集的总帧数;x<sub>i</sub>表示第 i 次采集得到 的电压值;x为重复采集的平均值。接照标定板采 集 50 帧电压数据,计算出每个点的 RSD 值,最终 结果如图 15 所示,其中虚线表示平均值。从图中 可以看出,不同通道的 RSD 值之间存在一定的差 异,平均值小于 0.7%,且最大值不超过 1.3%,说 明通道一致性较好。



图 15 标定板重复采集的 RSD 值

信噪比指的是一个电子系统中信号功率与噪 声功率的比值,按式(6)的方法进行计算。

$$R_{\rm sn} = 10 \log_{10} \left( \frac{\sum_{i=1}^{N} x_i^2}{\sum_{i=1}^{N} (x_i - \bar{x})^2} \right)$$
(6)

计算结果如图 16 所示,图中虚线表示平均 值。可以得到以下结论:不同通道的信噪比之间 具有一定的差异性,系统的平均信噪比可达 60 dB,最小值也大于 50 dB,最大值可接近 80 dB。



#### 4 结语

本文的创新之处在于采用了先进的电路设计 理念和技术,提高了数据采集的精度和速度,为 EIT 技术的发展提供了新的方向。然而,尽管取 得了这些积极成果,本研究在控制单元软件控制 设计及与上位机信息交换技术方面的探讨仍有所 不足。未来工作将重点解决这些局限性,特别是 通过开发更高效的软件控制策略和优化信息交换 技术,进一步提升 EIT 系统的整体性能和用户 体验。

对于未来的研究方向,考虑到 EIT 技术在医 学成像领域内的广泛应用前景,计划扩展其在其 他重要医学领域的应用,如心脏病诊断、脑部成像 以及肿瘤检测等。此外,探索将人工智能和机器 学习算法集成到 EIT 图像重建过程中,以提高图 像的分辨率和重建速度,是另一个潜在的研究方 向。这些技术的融合有望开辟 EIT 技术在未来医 疗诊断和治疗中的新篇章,为临床提供更加准确 和实时的医学成像解决方案。

总之,本研究在 EIT 数据采集领域取得的成 果,不仅对医学成像技术的发展具有重要意义,也 为未来 EIT 技术的研究和应用提供了新的思路和 方向。

# 参考文献:

- [1] ZAMORA ARELLANO F, LÓPEZ BONILLA O R, GARCÍA - GUERRERO E E, et al. Development of a portable, reliable and low - cost electrical impedance tomography system using an embedded system [J]. Electronics, 2020, 10(1):15.
- [2] PUTENSEN C, HENTZE B, MUENSTER S, et al. Electrical impedance tomography for cardio-pulmonary monitoring [J]. Journal of Clinical Medicine, 2019, 8(8):1176.

- [3] SHI Y, YANG Z G, XIE F, et al. The research progress of electrical impedance tomography for lung monitoring[J]. Frontiers in Bioengineering and Biotechnology, 2021,9: 726652.
- [4] WANG C, LU W, HUANG J J, et al. Flexi EIT: a flexible and reconfigurable active electrode electrical impedance tomography system [J]. IEEE Transactions on Biomedical Circuits and Systems, 2024, 18 (1): 89-99.
- [5] GRYCHTOL B, MÜLLER B, ADLER A. 3D EIT image reconstruction with GREIT [ J ]. Physiological Measurement, 2016, 37(6):785-800.
- [6] WU Y, JIANG D, YERWORTH R, et al. An imaged based method for universal performance evaluation of electrical impedance tomography systems [J]. IEEE Transactions on Biomedical Circuits and Systems, 2021, 15(3):464-473.
- [7] LIN B S, YU H R, KUO Y T, et al. Wearable electrical impedance tomography belt with dry electrodes [J].
  IEEE Transactions on Biomedical Engineering, 2022, 69(2):955-962.
- [8] KHAN S, MANWARING P, BORSIC A, et al. FPGAbased voltage and current dual drive system for high frame rate electrical impedance tomography [J]. IEEE Transactions on Medical Imaging, 2015, 34 (4): 888-901.
- [9] HUANG J J, WANG C, ZHOU T, et al. A shifting current mirror driver circuit for electrical impedance tomography applications [J]. IEEE Transactions on Circuits and Systems II; Express Briefs, 2023, 70(10); 3832-3836.
- [10] MELLENTHIN M M, MUELLER J L, DE CAMARGO E D L B, et al. The ACE1 electrical impedance tomography system for thoracic imaging [J]. IEEE Transactions on Instrumentation and Measurement, 2019,68(9):3137-3150.

收稿日期:2024-03-07